

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 103 57 135.3

Anmeldetag: 06. Dezember 2003

Anmelder/Inhaber: X-FAB Semiconductor Foundries AG und
Melexis GmbH, 99097 Erfurt/DE

Bezeichnung: Fotodetektor mit Transimpedanzverstärker und
Auswerteelektronik in monolithischer Integration
und Herstellungsverfahren

IPC: H 01 L 27/144

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 24. Januar 2005
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag



Fotodetektor mit Transimpedanzverstärker und Auswerteelektronik in monolithischer Integration und Herstellungsverfahren

Zusammenfassung

Es wird der konstruktive Aufbau eines Fotodetektors für geringe zu verarbeitende Lichtleistungen beschrieben, bei dem das fotoempfindliche Element (Fotozelle) mit einem Transimpedanzverstärker und entsprechender Auswerteelektronik monolithisch integriert ist, wobei in neuartiger Weise eine vertikale Anordnung des fotoempfindlichen Elements und der elektronischen Schaltungen vorgeschlagen wird. Das hat die Vorteile der Erhöhung der Empfindlichkeit des Fotodetektors und der Platzersparnis an Chipfläche (Einchip Lösung). Bei der Montage ergibt sich ein Kostenersparnis, da das Chip-Gehäuse kleiner und einfacher gestaltet werden kann.

Bei fotoelektrischen Systemen wie z. B. Optokopplern, Infrarot-Empfänger Schaltkreisen für IR-Fernbedienungen, Bildsensoren oder CD/DVD Fotodetektor-ICs existieren aufgrund der stark unterschiedlichen Anforderungen an die "Licht-zu-Spannungs-Wandlung" verschiedene technologische Realisierungskonzepte. Man unterscheidet voll integrierte Schaltkreise, die Detektor (meist eine Fotodiode) und die dazugehörige Elektronik nebeneinander auf einem Chip vereinen von Zweichip-Lösungen, bei denen der Detektor als separates Chip über einen Bonddraht mit der Verstärker- und Auswerteelektronik elektrisch verbunden wird.

Voll integrierte Lösungen ermöglichen u. A. die unmittelbare Signalverarbeitung und sind dadurch besonders für sehr hohe Geschwindigkeiten/Datenraten geeignet (z.B. CD/DVD PDIC's¹). Voll integrierte Systeme sind unverzichtbar, wenn mehrere optische Signale örtlich eng benachbart und zeitgleich zu detektieren sind (z.B. Scanner-Zeilen, Bildsensoren, Messaufgaben).

Für Anwendungen mit geringen zu verarbeitenden Lichtleistungen sind große Detektorflächen notwendig. Diese können nicht mehr wirtschaftlich mit den signalverarbeitenden Schaltungsteilen gemeinsam integriert werden. Der Grund hierfür liegt darin, daß durch die integrierte Verstärkungs- und Auswerteelektronik komplizierte und somit teure Fertigungsprozesse (CMOS, BiCMOS) zum Einsatz kommen. Für die technologisch eher anspruchslose große Detektorfläche (z.B. Fotodiodenfläche) würden so die gleichen hohen technologiebedingten Kosten entstehen. Daher werden in den für geringe Lichtleistungen heute vorhandenen Zweichip-Lösungen für die verschiedenen Chips des Systems den Erfordernissen optimal angepaßte Halbleitertechnologien verwendet. Es entstehen aber dadurch zusätzliche Montagekosten,

¹ PDIC: Photodetector Integrated Circuit

ein erhöhter Platzbedarf, und somit größere Gehäuse. Durch die elektrische Verbindung des Detektorchips mit dem signalverarbeitenden IC mittels Bondverbindungen kann sich außerdem eine erhöhte Störanfälligkeit durch elektromagnetische Einstrahlung ergeben. Das ist insbesondere bei konventionellen IR-Receiver Modulen für Infrarot-Fernbedienungen der Fall, die in Fernsehgeräten in der Umgebung von Bildröhren oder LC-Displays montiert sind. Dies ist nur durch kompliziertere und somit teurere Gehäuse zu kompensieren, siehe auch Anlage GP1UE26RK.pdf (Datenblatt Sharp).

Die Erfindung liegt die Aufgabe zugrunde, einen Fotodetektor nach dem Oberbegriff des Anspruchs 1 so zu gestalten, daß die geschilderten Nachteile, die sich bei Detektoren für niedrige zu verarbeitende Lichtleistungen beim Stand der Technik ergeben, insbesondere wenn es um die monolithische Integration mit der Auswerteelektronik geht, überwunden werden.

Gelöst wird diese Aufgabe mit den im kennzeichnenden Teil des Anspruchs 1 angegebenen Merkmalen.

Der Gegenstand des Anspruchs 1 weist die Vorteile auf, daß die lichtempfindliche Fläche des Detektors sich nahezu über die ganze Chipfläche ausdehnen kann, die der Chipgröße entspricht und diese Flächengröße auch zur Integration der Verstärkerschaltung und/oder der weiteren Signalverarbeitung verwendet werden kann. Der technologische Fertigungsaufwand ist dabei durch die vertikale Verbindung des Fotozellenbereichs mit der integrierten Schaltung über vertikal verlaufende Dotierkanäle, z.B. durch einen modifizierten Isolationsgraben (Trench) geringfügig erhöht; die benötigte Fläche und andere Folgekosten für das Gesamtsystem sinken jedoch überproportional. Aufgrund der kompakten Bauweise

ergeben sich außerdem parametrische Vorteile gegenüber konventionellen Zweichip-Lösungen.

Vorteilhafte Ausgestaltungen des Gegenstandes des Anspruchs 1 sind in den Unteransprüchen angegeben.

Hierbei ist insbesondere vorteilhaft der in seiner Ausgestaltung als elektrische Verbindung zwischen der Fotozelle und der elektronischen Schaltung benutzte (modifizierte) Trench.

Die Erfindung wird nun anhand eines Ausführungsbeispiels unter Hilfenahme der Zeichnung erläutert. Es zeigen

Fig.1 eine schematische Darstellung der erfindungsgemäßen vertikalen Anordnung von Fotozelle und elektronischen Schaltungen, elektrisch verbunden durch einen modifizierten Graben (Trench), in monolithischer Integration,

Fig.2 eine schematische Darstellung eines vertikal integrierten Detektorsystems im Gehäuse, wobei die einhüllende Verschlußmasse für Licht der Signalwellenlänge transparent ist.

Die Figuren sind selbsterklärend und bedürfen keiner näheren Erläuterung.

Zur Herstellung eines solchen Fotodetektors kann folgendermaßen vorgegangen werden:

Ausgangsmaterial ist eine hochohmige Siliziumscheibe (100...1000 Ohmcm), zum Beispiel p-leitend. Dorthinein erfolgt eine maskierte Umdotierung z.B. mit Phosphorionenimplantation von der einen Scheibenseite her. Die Maske kann jeweils fast die gesamte spätere Chipgröße öffnen. Auf eine geeignete Ausheilung (die mit Oxidation einhergehen kann, wobei deren Stufe dann als Justierhilfe dient) folgt dann eine Epitaxie mit dem selben Leitungstyp

wie die Ausgangsscheibe auf der entgegengesetzten Scheibenseite mit einer höheren Dotierung (5...50 Ohm.cm) und einer Dicke im Bereich 10...25 μm . Durch diese Epitaxieschicht werden lokale Dotierungen zur Kontaktierung der nunmehr vergrabenen umdotierten Schicht eingebracht, die den wesentlichen Teil der Solarzelle bildet. Dies kann durch eine herkömmliche Sinkers-Diffusion erfolgen. In dem gezeigten Beispiel wird die Dotierung erzeugt, indem tiefe Isoliergräben (Trenchs) bis in die vergrabene Schicht geätzt werden und dann deren Seitenwände mittels gezielt geneigter Ionenimplantation dotiert werden. Danach werden die Öffnungen mit Polysilizium aufgefüllt. Es ist ebenfalls möglich, die Trenngräben mit dotiertem Polysilizium aufzufüllen und die erwähnte Seitenwandimplantation wegzulassen. Sind die Trenngräben geschlossen und planarisiert, beginnt ein normaler CMOS- oder BiCMOS-Prozess auf dieser epitaxierten Scheibenseite. Die gewissermaßen vergrabene Fotozelle wird durch die Trenngräben mit der Schaltung an der anderen Oberfläche verbunden. Das Layout der Schaltung ist so zu gestalten, daß die Kontaktgebiete der vergrabenen Zelle (Diode) unmittelbar einbezogen werden, um so ideal kurze Verbindungswege zu realisieren. Nach Abschluß des konventionellen Halbleiterfertigungsprozesses erfolgt ein Abdünnen der gesamten Halbleiterscheibe auf der der elektronischen Schaltung zugewandten Seite und gegebenenfalls die Abscheidung einer Anti-reflexionsschicht (ARC) auf der Scheibenrückseite. Der nach der Vereinzelung der Scheibe so hergestellte Chip muß dann kopfüber (also mit der Schaltung nach unten) auf eine Leiterplatte montiert werden (FlipChip Technik), so daß die Fotozelle nach oben weist und zugänglich ist. Die FlipChip Technik ist günstig für die optimale Ausnutzung der vertikalen Integration des Detektors mit dem Schaltkreis. Es ist jedoch auch denkbar, das Chip konventionell mittels Bondverbindungen für die Betriebsspannung und das Ausgangssignal in einem „Clear-Mold“ Gehäuse in „Chip on

Lead"-Technik aufzubauen. Dabei ist eine Beleuchtung von der einen (Elektronik-Seite) oder der anderen Seite (Detektor-Seite) möglich.

Die Fotodetektion erfolgt dergestalt, daß das Licht auf die Rückseite oder Vorderseite fällt und je nach Wellenlänge in den ersten 10 bis 20 μm Elektronen/Loch-Paare generiert. Diese diffundieren in die Raum-ladungszone der vergrabenen Diode und erzeugen dort je nach Beschaltung eine Fotospannung bzw. einen Fotostrom, dessen Signal von der darüberliegenden CMOS- oder BiCMOS-Schaltung ausgewertet und verarbeitet wird.

Ansprüche

1.

Fotodetektor für geringe zu verarbeitende Lichtleistungen mit Transimpedanzverstärker und Auswerteelektronik in monolithischer Integration, **dadurch gekennzeichnet**, daß der eigentliche Fotozellenteil der einen Chipseite zugeordnet ist, auf der vorzugsweise das Licht einfällt und die elektronischen Schaltungsteile auf der entgegengesetzten Chipseite angeordnet sind und elektrische Verbindungen zwischen der Fotozelle und der elektronischen Schaltung mit einer Ausdehnung in Richtung der Senkrechten zur Chipnormalen vorhanden sind.

2.

Fotodetektor nach Anspruch 1, **dadurch gekennzeichnet**, daß die elektrischen Verbindungen zwischen dem Fotozellenteil und der elektronischen Schaltung durch in bestimmten Bereichen dotierte speziell verfüllte Gräben (Trenchs) gebildet sind.

3.

Fotodetektor nach Anspruch 1 und 2, **dadurch gekennzeichnet**, daß die speziell verfüllte Gräben dotierte Seitenwände besitzen, welche die elektrischen Verbindungen zwischen der Fotozelle und der elektronischen Schaltung herstellen.

4.

Fotodetektor nach Anspruch 1 und 2, **dadurch gekennzeichnet**, daß die speziell verfüllte Gräben mit dotiertem Polysilizium gefüllt sind, welches die elektrischen Verbindungen zwischen der Fotozelle und der elektronischen Schaltung herstellt.

5.

Fotodetektor nach einem der Ansprüche 1 bis 4, **dadurch gekennzeichnet**, daß die speziell verfüllten Gräben auch zur elektrisch nichtleitender Trennung (Isolation) verschiedener Chip-Bereiche verwendet werden können.

6.

Fotodetektor nach einem der Ansprüche 1 bis 4, **dadurch gekennzeichnet**, daß dieser mit CMOS- bzw. BiCMOS- Prozessen hergestellt ist.

7.

Verfahren zur Herstellung eines Fotodetektors für geringe zu verarbeitende Lichtleistungen mit Transimpedanzverstärker und Auswerteelektronik in monolithischer Integration gemäß Anspruch 1, **gekennzeichnet durch** folgende hauptsächlichen Herstellungsschritte:

- Einsatz von hochohmigem Silizium (100 bis 1000 Ohm.cm) des einen Leitungstyps, z.B. p-leitend
- maskenbegrenzte Umdotierung eines Bereiches zum entgegengesetzten Leitungstyp, z.B. durch Ionenimplantation mit anschließender Ausheilung auf der einen (später die Elektronik tragenden) Scheibenseite
- Epitaxie zur Erzeugung einer Schicht der Dicke von etwa 10 bis 25 μm und des Leitungstyps des Ausgangsmaterials mit einer Dotierung im Bereich 5 bis 50 Ohm.cm auf der anderen Scheibenseite
- Herstellung lokaler Dotierungen der Epitaxieschicht

zur Kontaktierung der nunmehr vergrabenen umdotierten Schicht gemäß Schritt 2 mittels einer sogen. Sinker-Diffusion oder über dotierte Bereiche enthaltende speziell verfüllte Gräben (Trenchs)

- Planarisierung der Oberfläche der anderen Seite mit der Epitaxieschicht
- Durchführung eines normalen CMOS- bzw. BiCMOS-Prozesses zur Herstellung der integrierten elektronischen Schaltung auf der anderen Seite
- Abdünnen der Si-Scheibe auf der einen Seite
- ggf. Aufbringen einer Antireflexionsschicht auf der einen Seite
- nach Vereinzelung Montage des Chip auf die Leiterplatte oder einen Leadframe (Chip-Trägerstreifen) mit der anderen Seite (Seite der elektronischen Schaltung) und Verschuß mit einer im Empfindlichkeitsbereich des Fotodetektors optisch transparenten Verschußmasse.
- nach Vereinzelung Montage des Chip auf einen COL (Chip on Lead) Trägerstreifen mit der einen Seite (Detektorseite) und elektrischer Verbindung durch Bonddrähte in konventioneller Weise. Verschuß mit einer im Empfindlichkeitsbereich des Fotodetektors optisch transparenten Verschußmasse.

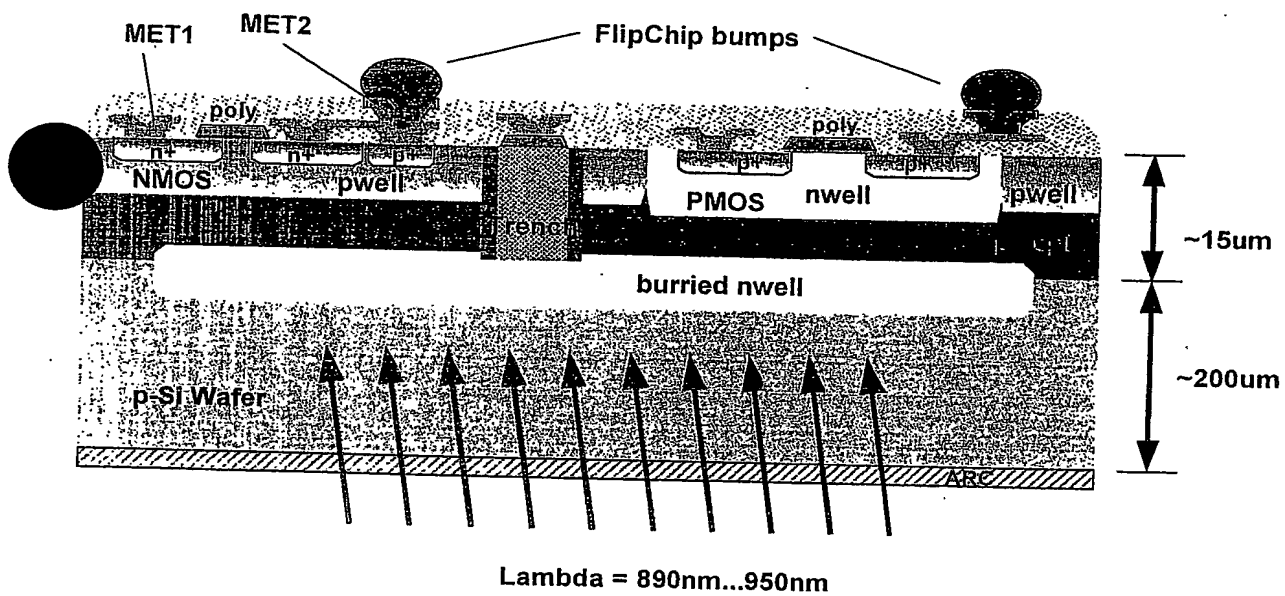


Fig. 1

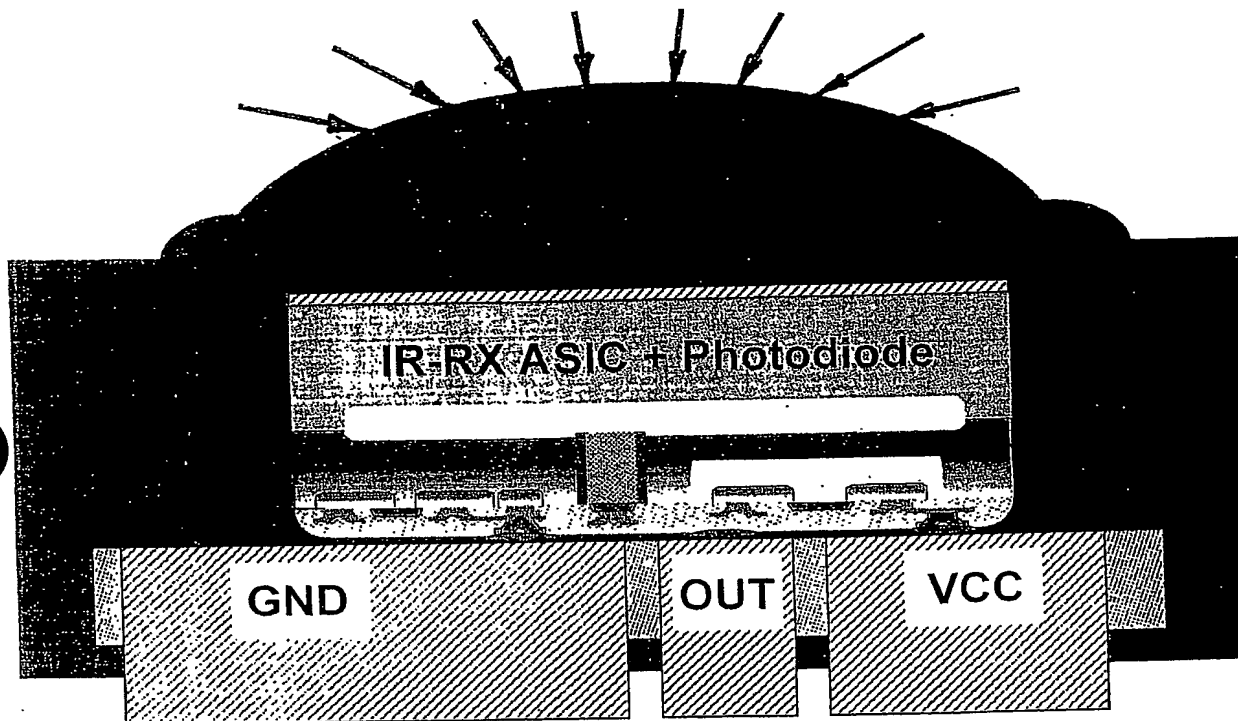


Fig. 2

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/DE04/002672

International filing date: 06 December 2004 (06.12.2004)

Document type: Certified copy of priority document

Document details: Country/Office: DE
Number: 103 57 135.3
Filing date: 06 December 2003 (06.12.2003)

Date of receipt at the International Bureau: 07 February 2005 (07.02.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse